

半導体薄膜の結晶成長とデバイス応用

広島大学 大学院先端物質科学研究科

東 清一郎

はじめに

最先端エレクトロニクス分野では熾烈なグローバル競争が繰広げられ、特に企業における技術開発ではスピードが命とされる。本質を突き詰めるより、ヒト・モノ・カネを投入し最適解を短時間で導き出す課題解決法が往々にして採られるが、結果が出ればそれは正しいアプローチの一つであると見なされる。しかし、昨今の周辺アジア諸国の台頭を見るに、日本の技術開発に転換期が到来していることは確実である。然るに、より強い技術を開発するためには、課題の本質となる物理を理解した上で独自のアイデアとアプローチで新しい提案をタイムリーに示すことのできる研究者、技術者が不可欠となろう。多人数による分業的なものづくりだけではなく、全体を俯瞰できるリーダーが主体となって新しい価値や概念を創出していくことが求められる時代になっていくだろう。

本ゼミの受講生諸君の中にも、いずれは企業等の研究開発に携わる方が少なからず居られるであろう。本稿では半導体デバイス開発を例として、課題とそれを解決する上での基礎的な知識、これに基づく技術開発での着眼点、具体的な実験の経緯と得られた成果について、多少のエピソードも含め説明する。根本にあるのは熱の拡散という至って基本的な物理であり、難しくは無い。むしろ、その基本的な知識から常に出口を意識した思考を進めることで、どのようにアイデアを創出し技術開発が進められたかという点から、諸氏の参考となりうる部分を見出して頂ければ幸いである。

1. 研究背景

フラットパネルディスプレイや太陽電池パネルといった大面積エレクトロニクスにおいて、ガラス等の基板上に高品質の半導体結晶を作製することは最重要課題である。液晶テレビや有機 EL ディスプレイの駆動素子である薄膜トランジスタ (Thin-Film Transistor : TFT) の電流駆動能力を決める電界効果移動度は、作製した結晶の品質に大きく依存するからである。ガラスは非晶質であり耐熱温度に制限があるため、このような基板上に高品質の半導体結晶を成長させるために固相結晶化 (Solid Phase Crystallization : SPC) [1,2]、金属誘起結晶化 (Metal Induced Crystallization : MIC) [3,4]、エキシマレーザー結晶化 (Excimer Laser Crystallization : ELC) [5-8]等、様々な手法が提案されてきたが、現在実用化に至っているのは ELC だけである。これはガラス基板上にプラズマ化学気相堆積 (Plasma Enhanced Chemical Vapor Deposition : PECVD) 法により 250°C程度の低温で製膜したアモルファスシリコン膜にナノ秒パルス紫外レーザーを照射することで熔融結晶化する技術である。ガラス基板表面のアモルファスシリコン薄膜はレーザー光吸収により熔融し、冷却過程で多結晶化する。ガラス基板表面は瞬間的に 1200°C以上に達するが、加熱される深さが表面数ミクロン程度と小さく極短時間で熱が拡散するため、ガラス基板に熱ダメージを与える事なく結晶化することができる。しかし、ELC 装置は高価でランニングコストも高いため、これに代わる低コスト結晶化技術が求められていた。

2. 過渡熱伝導

2.1 基本式

ガラス基板表面を瞬時に加熱する急速熱処理プロセスは、過渡的な一次元熱伝導と考えることができる。熱伝導方程式は

$$c\rho \frac{dT}{dt} = \kappa \frac{d^2T}{dx^2} + Q \quad (1)$$

ここに c ($\text{Jg}^{-1}\text{K}^{-1}$), ρ (gcm^{-3}) はそれぞれ基板材料の比熱と密度, T (K) は温度, t (s) は時間, κ ($\text{Wcm}^{-1}\text{K}^{-1}$) は熱伝導率, x (cm) は基板表面からの深さ, Q (J) は発熱項である。 $t=0$ に初期温度 T_0 (K) なる基板の表面 ($x=0$) に T_h (K) なる熱浴を接したとする。基板内の温度上昇は熱拡散のみで決まるので $Q=0$ である。基板内の深さ x にある微小体積素片 Δx に注目すると, $x-\Delta x$ なる体積素片から流れ込む熱流(フラックス) F ($\text{Jcm}^{-2}\text{s}^{-1}$) は素片間の温度勾配に比例し, その比例係数が κ である。すなわち,

$$F = -\kappa \frac{dT}{dx} \quad (2)$$

一方, 体積素片 Δx から $x+\Delta x$ の体積素片へ流れ出るフラックスも同様であるから, Δx に蓄積される正味のエネルギーは(2)の発散をとればよく, これによって Δx の温度上昇が決まる。これが(1)式の意味である。 $x=\infty$ における温度を T_0 (K) とすると, T は,

$$\frac{T - T_0}{T_h - T_0} = 1 - \text{erf}\left(\frac{x}{2\sqrt{Dt}}\right) \quad (3)$$

ここに, erf は誤差関数,

$$D = \frac{\kappa}{c\rho} \quad (4)$$

は熱拡散係数で cm^2s^{-1} なる次元を持つ。 T は図 1 に示す減衰関数であるが, 誤差関数の括弧内が

$$\frac{x}{2\sqrt{Dt}} \geq 2 \quad (5)$$

では(3)式右辺は 0.005 以下の値となる。すなわち, 分母の

$$L \equiv 2\sqrt{Dt} \quad (6)$$

は, 基板が熱浴に接してから時間 t 経過後におおよそどの程度の深さまで熱が拡散しているかの指標 (= 熱拡散長) を与える重要な量である。 L に比して基板厚みが十分大きければ半無限個体と同様の扱いが可能となり, 急速熱処理を考える上では常に頭に入れておくべき数値である。

2.2 急速熱処理技術と熱拡散長 [9]

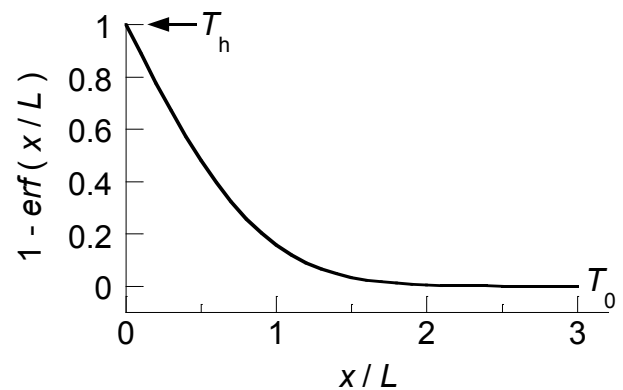


図 1. 1 次元熱伝導における温度分布

ガラス基板表面への急速熱処理時間と熱拡散長の関係 L を図2に示す。電気炉による分単位の熱処理や、RTA (Rapid Thermal Annealing) と呼ばれる秒単位の熱処理では L がガラス基板厚 1mm より大きく、基板全体が加熱される。これに対してミリ秒以下では $L \ll 1\text{mm}$ であり、熱処理時間が短いほど加熱領域が表面に局在することが分かる。数値シミュレーションを実行すると、ガラス基板表面を少なくとシリコンの融点 (1867 K) にまで加熱するのに必要なパワー密度が見積もられる。ナノ秒時間では $\sim 10\text{ MW/cm}^2$ という大きなピークパワーが必要であり、これを満足する熱源はエキシマレーザー以外の選択肢がほぼ見当たらない。一方、マイクロ秒の熱処理であれば $\sim 100\text{ kW/cm}^2$ と見積もられ、この時間領域であればさまざまな熱源が利用できる可能性がある。CW レーザーを走査しながら照射する方法[10-13]や、フラッシュランプアニール法[14]なども提案されている。我々は、簡単な装置構造で $\sim 100\text{ kW/cm}^2$ のパワー密度を生成する熱源として、大気圧下で生成する熱プラズマジェット (Thermal Plasma Jet : TPJ) に着目した。

2.3 熱プラズマとは [15]

プラズマは一種の電離気体であり、異符号の電荷を有する荷電粒子の集まりである。炎やオーロラ、宇宙空間の自然界に存在するプラズマから、核融合、半導体デバイスの製膜やエッチングといった人工的なプラズマまで幅広く存在している。この中で熱プラズマと呼ばれるプラズマは大気圧放電で生成可能であり、極めて高密度の熱流 (ジェット) を形成可能であるという特徴を有する。プラズマの密度を $n \approx 1 \times 10^{19}\text{ cm}^{-3}$ 、温度を $T \approx 1\text{ eV} = 1.6 \times 10^{-19}\text{ J}$ 、流速を $v \sim 200\text{ m/s}$ 、として熱プラズマジェットが生成するパワー密度を大雑把に計算すると、

$$P = nTv \approx 32\text{ kW/cm}^2$$

となり、ミリ秒以下の熱処理でシリコンを溶融できる可能性が見込まれた。以上の検討に基づき、大気圧熱プラズマジェット

(Thermal Plasma Jet : TPJ) 発生装置を設計・製作し、結晶化実験を行った。TPJ の発生には誘導結合型プラズマ (Inductively Coupled Plasma : ICP) 生成法と DC アーク放電の二つの方式が考えられる。ICP はプラズマ生成部が石英管内部であるのに対して、DC アーク放電は水冷銅陽極からのシリコン膜の汚染が懸念されたが、熱ピンチ効果によりプラズマ

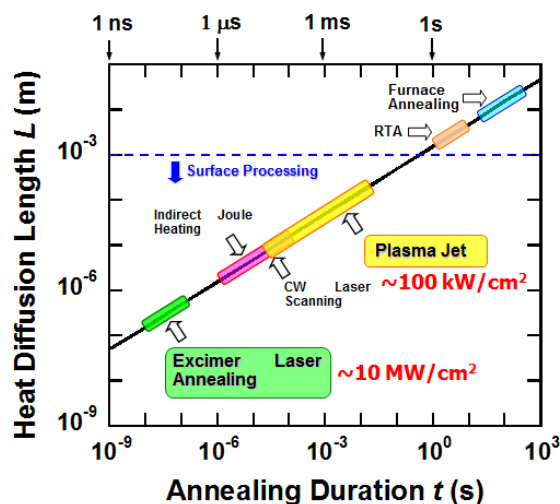


図2. 熱処理時間と熱拡散長 (ガラスの場合)

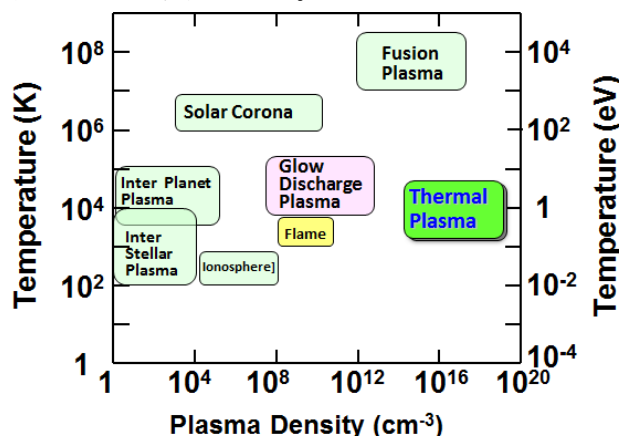


図3. 各種プラズマの密度と温度



図4. 作製した装置により生成した大気圧熱プラズマジェット

を収縮させパワー密度を高められる利点から DC アーク放電を採用した。

図4、5に示す実験装置により、TPJ 前面にてアモルファスシリコン膜を堆積した試料を走査し結晶化を試みた。試料の走査にはリニアステージを用いているため、最大 4000 mm/s の速度で処理が可能である。実験装置はすべて手作りであり、旋盤、ボール盤、溶接などあらゆる加工も試行錯誤であったが、ライター用のピエゾを使って 100 回ほどスパークを飛ばした末にプラズマが点火した瞬間は感動的でもあった。学生が親指関節炎に苦しんだので、点火装置は学内に廃棄されていたガスコンロのスパークユニットを取出して刷新した結果、大幅に点火効率が上がった。現在ではアーク溶接用の電源を使っているため、イグニッションもボタン一押しで極めて効率化されている。さて、TPJ の前面を通過した試料は見事に結晶化した。アモルファスと結晶ではバンドギャップが異なるため、50nm 程度のシリコン膜は結晶化すると図6にある様に容易に視認できる。

3. 相変化過程のその場観察

3.1 実時間反射率測定法 [5]

アモルファスシリコンに TPJ 照射することで結晶化することは確認できたが、どの様な相変化過程を経ているのか？ミリ秒という短時間での相変化を調べるため図5に示すように、アモルファスシリコン膜の反射率を実時間測定した。プローブ光として 633nm の He-Ne レーザーを試料裏面より照射し、反射光強度をフォトダイオードで測定する。相変化に伴う反射率の変化から、どの様な過程を経て結晶化しているかが分かる。

3.2 高速度カメラによる結晶成長過程の可視化 [16]

実時間反射率測定法はナノ秒という高い時間分解能を有する反面、空間的にはプローブレザー照射点のみの観測にとどまる。結晶化過程を可視化することでより具体的な結晶成長過程を把握しようと考え、図5の反射率測定系を高速度カメラに載せ替え動画撮影を試みた。最近の半導体イメージセンサの高性能化により、現在では 16000fps という高フレームレートでの撮影が可能であり、マイクロ秒の時間分解能を達成している。

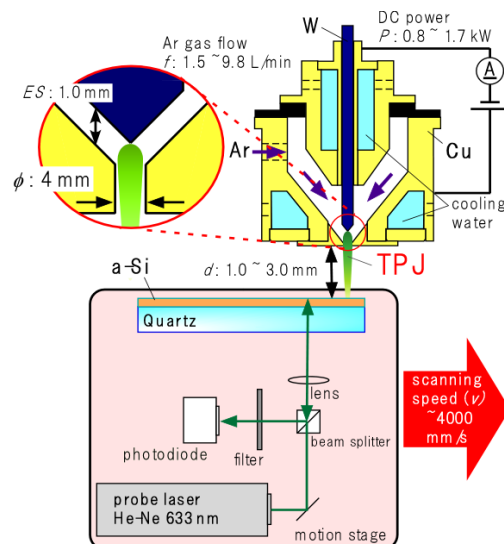


図5. 大気圧熱プラズマジェットによるアモルファスシリコン膜の結晶化実験

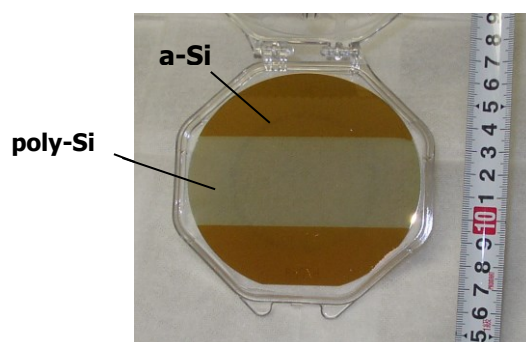


図6. 大気圧熱プラズマジェットにより結晶化したシリコン膜

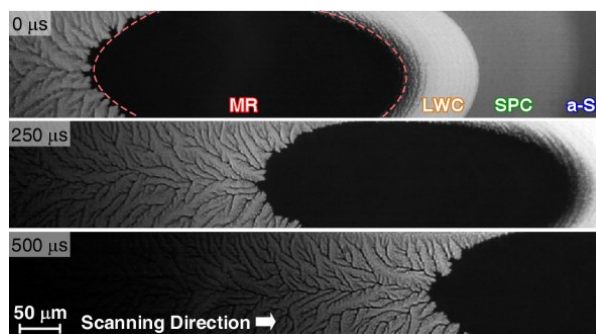


図7. 大気圧熱プラズマジェットにより形成された熔融領域 (MR) の移動に伴うシリコン結晶成長の様子

図7は大気圧 TPJ 照射中に基板裏面側から結晶成長過程を記録したものである。シリコンは熔融すると高反射率となるため、裏面側からは黒い楕円形として観察される。この熔融領域 (MR) の移動に伴い、その前方ではアモルファスシリコンがまず固相結晶化 (SPC) している様子、そして後方には MR を追いかけるようにシリコンの結晶が横方向に成長している様子が鮮明に捉えられている。これは世界で始めて可視化に成功した映像である。更に詳しい解析の結果、MR と SPC 領域の境界部分に波模様を呈する全く新しい結晶成長領域があることが明らかになった。我々はこれを **Leading Wave Crystallization: LWC** と呼び、その成長メカニズムについて詳しく調べた。驚くことに、この領域では間欠的結晶成長が起こっていることが分かった。すなわち、波ひとつ分の結晶成長領域では、ある瞬間に爆発的に横成長が起こるが、その後暫く (数 10 マイクロ秒間) 成長が停止する。また暫くすると爆発的横成長により数 10 ミクロン結晶成長が起こる。これを繰り返すことで波状の成長領域が形成されるのである。この間欠的結晶成長は相変化に伴い放出される潜熱がトリガーとなり、MR 領域の移動速度より 7,8 倍の高速で結晶が横方向に成長する大変興味深い現象を引き起こしていることが明らかになった。この様にその場観察技術によってマイクロ秒という時間領域の結晶成長過程を解き明かすことが可能となるのである。

4. 薄膜トランジスタ作製技術

大気圧 TPJ 照射により、数 10 ミクロンという大きなシリコン結晶を成長する技術の開発に成功した。シリコン融液から成長した結晶はほぼ 100% の結晶化率を有し、また当初懸念されたプラズマ発生装置からの不純物混入もない清浄な膜であることが調査の結果分かった。ディスプレイ等に用いられる薄膜トランジスタのチャンネルサイズはせいぜい 5 ミクロン程度であるので、結晶粒界の位置を制御できれば、単結晶のトランジスタを作製することができる。

4.1 CMOS プロセス [9]

デジタル回路を集積化し、低消費電力を達成する上では CMOS 回路が不可欠である。すなわち、p 型

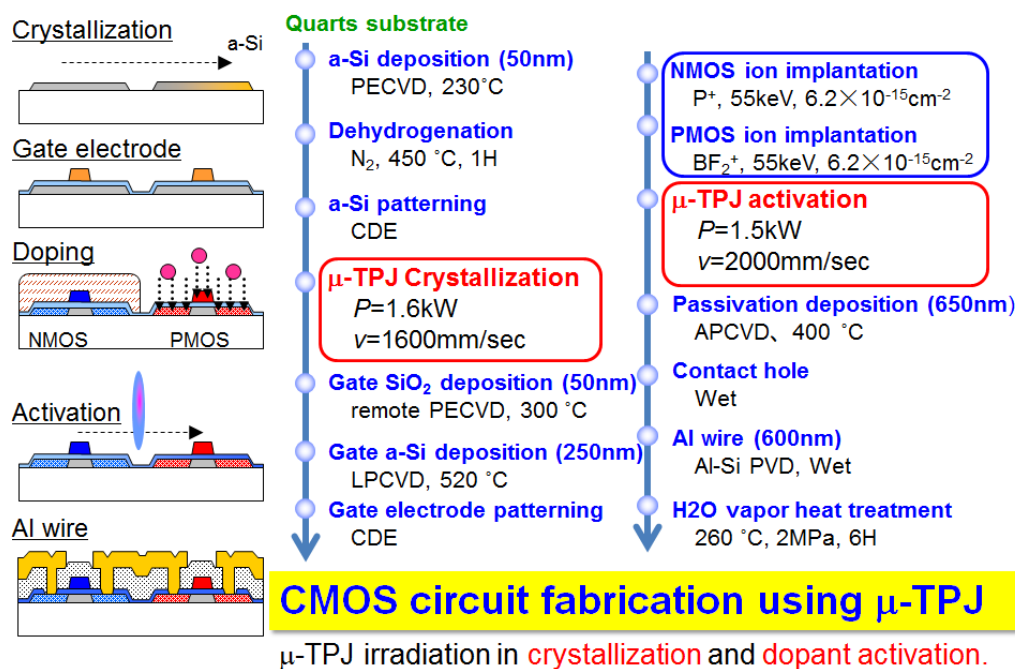


図8. 大気圧熱プラズマジェット結晶化を用いた CMOS トランジスタ作製プロセスフロー

と n 型の MOS トランジスタを同一基板上に集積化するプロセスが必要である。我々は図 8 に示すプロセスフローによって、大気圧熱プラズマジェット結晶化シリコン膜を用いて CMOS 回路の試作を行った。詳細の説明は割愛するが、薄膜トランジスタの CMOS 基本プロセスにプラズマジェット結晶化とソース・ドレイン領域の活性化を行った点が特徴である。

4.2 大気圧プラズマ結晶化技術を用いた薄膜シリコントランジスタと CMOS 回路
作製した TFT のゲート電圧・ドレイン電流特性を図 9 に示す。アモルファスシリコン薄膜をあらかじめ幅 1 μ m 程度の細線に加工しこれに

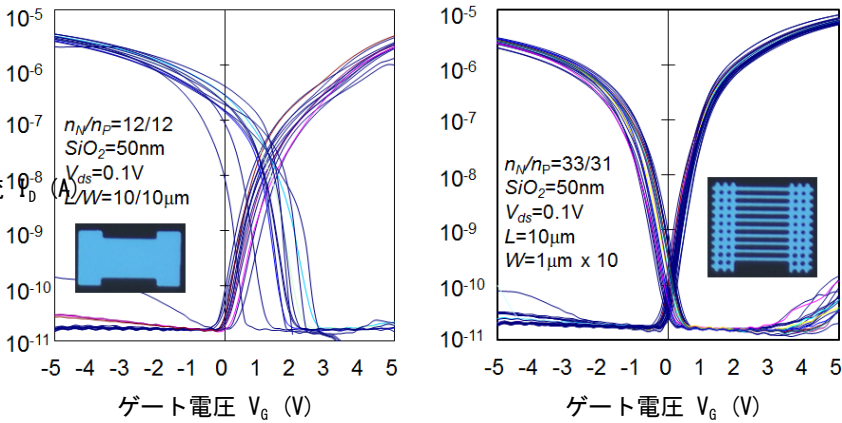


図 9．大気圧熱プラズマジェット結晶化を用いて作製したトランジスタのゲート電圧・ドレイン電流特性。従来型のチャンネルパターン（左）と細線分割チャンネルパターン（右）。

TPJ 結晶化を適用したところ、細線内には殆ど結晶粒界が生じず、単結晶が形成できることが分かった。これを TFT に適用するために、従来は図 9 左図中の絵のような形状であったチャンネル部分のシリコン膜を図 9 右図中のように分割細線で形成したところ、ゲート電圧・ドレイン電流特性から明らかなように、n 型および p 型 TFT の特性ばらつきが大幅に低減できることが分かった。表 1 に電界効果移動度 μ ($\text{cm}^2\text{V}^{-1}\text{s}^{-1}$)、閾値電圧 V_{th} (V)、サブスレッショルドスイング S (mV/dec.)の比較を示す。細線チャンネル構造は特性向上およびそれらのバラつき低減に極めて効果的であることが分かる。

表 1．TFT 特性の比較

	電界効果移動度 μ ($\text{cm}^2\text{V}^{-1}\text{s}^{-1}$)		閾値電圧 V_{th} (V)		サブスレッショルドスイング S (mV/dec.)	
	n	p	n	p	n	p
従来構造	196 $\pm$ 67	88 $\pm$ 20	3.3 $\pm$ 0.25	-1.1 $\pm$ 0.93	354 $\pm$ 88	237 $\pm$ 47
細線構造	303 $\pm$ 24	98 $\pm$ 7	1.8 $\pm$ 0.10	-1.8 $\pm$ 0.22	240 $\pm$ 17	285 $\pm$ 17

細線チャンネル構造を用いて、CMOS シフトレジスタ回路を作製した。細線チャンネルで構成された回路を図 10 の写真に示す。ビットピッチは 68 μ m である。図 10 右図からわかるように回路は電源電圧 5V、クロック周波数 50 MHz で動作し、細線チャンネル構造を用い TPJ 結晶化した TFT がデジタル回路の低電圧駆動に十分な高

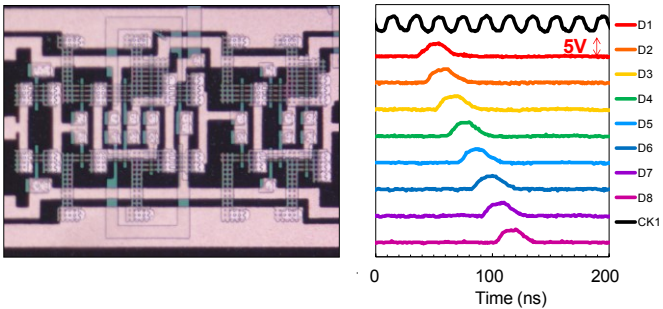


図 10．作製した CMOS シフトレジスタ（左）と回路波形。電源電圧 5V クロック周波数 50 MHz で動作。

性能と小さなバラつきであることが示された。

むすび

熱拡散現象の理解に基づいて急速熱処理の新しい手法を提案した。更にこの有効性を実証するために実験装置を設計・製作し、アモルファスシリコン薄膜の結晶化に成功し、更にその結晶を用いて高性能TFTを作製可能であること、CMOS回路にも適用可能であることを実証した。これまで誰もやったことの無い新技术を着想し、それを具現化して成果が得られることは研究の醍醐味ではなかろうか。誰もやったことの無い実験であるから装置を自作するのは当たり前のことであり、自作の装置が良い結果を出してくれることはこれまた楽しいものである。学生諸君も是非この様な体験をして欲しいと願う。

謝辞

本稿の執筆にあたり、装置製作や多くの実験・解析を行ってくれた研究室のメンバーに感謝する。

参考文献

- [1] T. W. Little, K. Takahara, H. Koike, T. Nakazawa, I. Yudasaka and H. Ohshima: Jpn. J. Appl. Phys. **30** (1991) 3274.
- [2] T. Noguchi: Jpn. J. Appl. Phys. **32** (1993) L 1584.
- [3] S-W. Lee and S-K. Joo: IEEE Electron Device Lett. **17** (1996) 160.
- [4] T. Makihiro and T. Asano: Appl. Phys. Lett. **76** (2000) 3774.
- [5] S. Higashi and T. Sameshima: Jpn. J. Appl. Phys. **40** (2001) 480.
- [6] K. Sera, F. Okumura, H. Uchida, S. Itoh, S. Kaneko and K. Hotta: IEEE Trans. Electron Devices **36** (1989) 2868.
- [7] S-S. Han, K-M. Lim, J. S. Yoo, Y-S. Jeong, K-E. Lee, J-K. Park, D-H. Nam, S-W. Lee, J-M. Yoon, Y-H. Jung, H-S. Seo and C-D. Kim: *Dig. Tech. Pap. Society for Information Display 2003 Int. Symp., Baltimore* (Society for Information Display, Baltimore, 2003) p. 208.
- [8] Y-I. Park, T-J. Ahn, S-K. Kim, J-Y. Park, J-S. Yoo, C-Y. Kim and C-D. Kim: *Dig. Tech. Pap. Society for Information Display 2003 Int. Symp., Baltimore* (Society for Information Display, Baltimore, 2003) p. 487.
- [9] 薄膜材料デバイス研究会 編, “薄膜トランジスタ,” コロナ社.
- [10] A. Gat, L. Gerzberg, J. F. Gibbons, T. J. Magee, J. Peng and J. D. Hong: Appl. Phys. Lett. **33** (1978) 775.
- [11] R. A. Lemons, M. A. Bosch, A. H. Dayem, J. K. Grogan and P. M. Mankiewich: Appl. Phys. Lett. **40** (1982) 469.
- [12] A. Doi, T. Asakawa and S. Namba: Jpn. J. Appl. Phys. **28** (1989) L 128.
- [13] A. Hara, F. Takeuchi, M. Takei, K. Suga, K. Yoshino, M. Chida, Y. Sano and N. Sasaki: Jpn. J. Appl. Phys. **41** (2002) L 311.
- [14] T. Ito, T. Iinuma, A. Murakoshi, H. Akutsu, K. Suguro, T. Arikado, K. Okumura, M. Yoshioka, T. Owada, Y. Imaoka, H. Murayama, and T. Kusuda: Jpn. J. Appl. Phys. **41**, (2002) 2394.
- [15] 菅井秀郎, “プラズマエレクトロニクス,” オーム社
- [16] S. Hayashi, Y. Fujita, T. Kamikura, K. Sakaike, M. Akazawa, M. Ikeda, H. Hanafusa, and S. Higashi, Appl. Phys. Lett., **101**, (2012) 172111-1.